

⑫ 公開特許公報(A)

昭60-189307

⑪ Int. Cl.⁴H 03 H 9/17
3/02

識別記号

庁内整理番号

7190-5J
7190-5J

⑬ 公開 昭和60年(1985)9月26日

審査請求 未請求 発明の数 2 (全4頁)

⑭ 発明の名称 圧電薄膜共振器およびその製造方法

⑮ 特 願 昭59-44122

⑯ 出 願 昭59(1984)3月9日

⑰ 発 明 者 鈴木 仁 川崎市幸区小向東芝町1 東京芝浦電気株式会社総合研究
所内⑱ 発 明 者 佐藤 弘明 川崎市幸区小向東芝町1 東京芝浦電気株式会社総合研究
所内

⑲ 出 願 人 株式会社東芝 川崎市幸区堀川町72番地

⑳ 代 理 人 弁理士 則近 憲佑 外1名

明 細 書

1. 発明の名称

圧電薄膜共振器およびその製造方法

2. 特許請求の範囲

(1) 基板と、この基板上にこの基板面との間で一部空隙層が形成されるよう形成された非圧電性薄膜と、この非圧電性薄膜上の前記空隙層に対応する位置に形成された圧電膜と、この圧電膜をはさんで少なくとも一部が互いに対向するよう形成された少なくとも一対の電極とを備えることを特徴とする圧電薄膜共振器。

(2) 基板上に所定の範囲で第1の膜を形成する工程と、この工程により形成された第1の膜の一部を含んで前記基板上に非圧電性の第2の膜を形成する工程と、前記第1の膜を溶解することのできる溶液により前記第1の膜を溶解して前記基板および第2の膜間に空隙層を形成する工程と、この工程により形成された空隙層に対応した前記第2の膜上に圧電膜およびこの圧電膜をはさんで一対の電極を形成する工程とからなることを特徴と

する圧電薄膜共振器の製造方法。

3. 発明の詳細な説明

(発明の技術分野)

この発明は、圧電薄膜共振器およびその製造方法に関する。

(発明の技術的背景とその問題点)

近年、材料技術や加工技術の進歩に伴ない電子部品の集積化が進み、その集積度も大規模なものとなつてゐる。しかしながら共振器やフィルタ等受動部品についての集積化は遅れており、通信機器、あるいはOA機器等の応用分野において、VHFあるいはUHF帯域で使用可能な小型の共振器の出現が望まれている。

従来、共振器やフィルタとして水晶等の圧電基板の厚み振動を利用したものが実用化され数多く使用されている。ところが、この圧電基板の機械的強度および加工上の制約から基板の厚みをせいぜい数十 μm 程度とするにとどまり、したがって利用可能な共振周波数も数十MHzが殆んど限界となつていた。それ以上の周波数を必要とする場合

には、高次厚み振動を利用することとなるが、高次になると電気機械結合係数が小さくなり、周波数帯域幅が狭い欠点を有し、実用的でなかつた。

これに対し、最近、厚み振動等の基本モードあるいは比較的低次のオーバートーンで動作する超小型のVHF, UHF帯共振器の実現を目指して、いわゆる圧電薄膜を用いた共振器が研究されている。このような圧電薄膜共振器としては例えば、「ZnO/SiO₂-Diaphragm Composite resonator on a silicon wafer」 Electronics Letters 9th July 1981 Vol 17 NO. 14 P 507~509等において開示されたようなものが知られており、これを第1図ないし第2図に示す。すなわち、第1図は圧電膜として酸化亜鉛(ZnO)を用いた圧電薄膜共振器の斜視図であり、第2図はその構成を示す断面図である。このような共振器は、シリコン基板1の両面にSiO₂膜2, 3を形成したのち、基板裏面のSiO₂膜3を一部分取り除き、SiO₂膜2, 3をマスクとしてシリコン基板を異方性エッチングしてSiO₂膜2まで達する凹部4を形成する。そしてSiO₂膜

(3)

ンパチブルであるため、集積回路内に組み込むことが可能である。

等である。

ところが、このようなシリコン基板に凹部を形成した圧電薄膜共振器では次のような重大な欠点がある。すなわち、表面が(100)面のシリコン基板をPBD液(ピロカテコールC₆H₄(OH)₂, エチレンジアミンNH₂(CH₂)₂NH₂, 水H₂O)によりエッチングすると、この液はエッチング速度の結晶方位依存性が大きく、(111)方向にくらべて(100)方向のエッチング速度が大きいという異方性を示すことから第2図に示すようなピラミッド形の穴4が形成される。この場合、シリコン基板(100)方向のエッチング速度は最大50μm/Hrと小さいため、通常用いられる3インチ径シリコン基板(厚さ400μm)の場合には8時間ものエッチング時間を要し、きわめて生産性が悪く、量産化が困難であつた。また、基板に凹部が形成されていることから、機械的強度が弱く脆れやすいので、製作工程上取り扱いが難しいことや信頼性に問題があ

(5)

2の上に第1の電極5を形成し、この電極5を含むSiO₂膜2上にZnO圧電薄膜6を形成し、さらにZnO圧電薄膜6上に第1の電極5と少なくとも一部対向させて第2の電極7を形成して作製される。電極5, 7間に電気信号を印加すると、ZnO圧電薄膜6の圧電効果により、ZnO圧電薄膜6と凹部4上のSiO₂膜2との複合体膜が振動し、共振器として動作する。

このような圧電薄膜共振器は次のような特長を持っている。即ち、

- ① 振動部分を極めて薄くできるため、100MHz〜数GHzの周波数帯において基本モードあるいは低次モードで動作する。
- ② 電気機械結合係数が大きく広帯域化が計れる。
- ③ 圧電膜と逆符号の共振周波数温度係数をもつSiO₂膜との組合せにより零温度係数が得られる。
- ④ 共振器の超小型化が可能である。
- ⑤ 共振器の製作工程が一般的な集積回路とコ

(4)

つた。さらに他の集積回路を同一基板上に組み込む場合に、凹部を形成する工程で、他の集積回路部に損傷を与えることが多く大きな障害となつていた。

〔発明の目的〕

この発明は上記欠点を解決するために成されたもので量産性が良く、機械的強度が大きく、他の集積回路が組み込みやすい圧電薄膜共振器およびその製造方法を提供するものである。

〔発明の概要〕

上記目的を達成するために、本発明においては、基板上に薄膜による空隙層を形成し、これら空隙層を含む薄膜上に圧電膜と、この圧電膜をはさんで対向するよう少くとも一対の電極を設けるようにしたことを特徴とするものである。

〔発明の実施例〕

以下図面を参照して、この発明を詳細に説明する。第3図は、この発明に係る圧電薄膜共振器の一実施例を示す斜視図であり、第4図は、第3図の共振器のB-B'における断面図である。図に示

(6)

す如く、基板11上に SiO_2 膜12が、基板11との間に一部空隙層13が形成されよう設けられる。この SiO_2 膜12及び基板11は圧電薄膜共振器の保持部となるものである。この保持部上に第1の電極14、 ZnO 圧電膜15、第2の電極16の順に形成される。この場合、 ZnO 圧電膜15は SiO_2 膜12の前記空隙層13に対応した位置に形成され、第1の電極14と第2の電極16は ZnO 圧電膜15をはさんで少くとも一部が互いに対向して配置されている。第1の電極14と第2の電極16との間に電気信号が印加される。このとき空隙層13上の SiO_2 膜12と ZnO 圧電膜15との複合体膜が振動することにより共振器として動作する。尚、圧電膜は ZnO に限定されるものではなく AlN 、 CdS 等の圧電薄膜であれば何を用いても良い。

本発明の特徴は基板11上に空隙層13を形成することにより、以下これらの形成法について説明する。まず、基板上にマスクを介して所望の大きさの空隙層範囲に ZnO 膜をスパッタリング法等により形成し、次にこの ZnO 膜の一部分含んで基板上

(7)

に SiO_2 膜をスパッタリング法等に形成し、 ZnO 膜が SiO_2 膜で被覆された部分と被覆されていない部分とを形成する。次にこれらを H_2O 溶液につけると SiO_2 膜は全く溶解しないが ZnO 膜は容易に溶解するため、 SiO_2 膜で被覆されていない ZnO 膜から溶解しはじめ、 SiO_2 膜の下の ZnO 膜も溶解される。このようにして空隙層を形成する。 ZnO 膜は希酸類に簡単に溶解するため、 HNO_3 、 H_3PO_4 、 H_2SO_4 等の溶液を用いても良い。空隙層の厚さは、共振器の動作周波数の振動変位幅の数倍以上であれば充分であるが、作成の容易さから数百 \AA ～数 μm 位が望ましい。上記説明では空隙層の形成に ZnO 膜を用いたが、容易に溶解できるものであれば、酸化物、圧電体、半導体、絶縁体、金属等の材料を用いても何んらさしつかえない。さらに、 SiO_2 膜は100%純粋である必要はなく、例えばリンを数%～10%程度ドーブした P SG (Phospho Silicate Glass) や、ボロンとリンをドーブした BP SG (Boro Phospho Silicate Glass) 等でも良い。また SiO_2 膜12のかわりに Si_3N_4 膜

(8)

を用いて空隙層を形成しても良い。 Si_3N_4 膜はち密で化学的にも熱的にも極めて安定なので良好に空隙層を形成することができる。この場合圧電膜の温度特性補正のために SiO_2 膜を Si_3N_4 膜の上に積層するか、電極を含む圧電膜上に形成する必要がある。後者の場合には表面の保護膜としても働らくのでいつそう有効である。基板としては、他の集積回路を組み込む場合には Si や GaAs などの半導体基板を用いるが、ディスクリットな部品として使用する場合には、ガラスやセラミック基板を用いれば良いので、コストが安いというメリットがある。

〔発明の効果〕

本発明によれば、空隙層上に薄膜振動部分が形成されているために、従来のように長時間を要するシリコン基板のエッチング工程が不要なことから、製造工程の短縮化が計れ量産が可能となり、他の集積回路の組み込みも容易となる。さらに、基板の機械的強度が損われないため取り扱いが容易で歩留りが向上する。

(9)

また、従来の構造と比較して振動エネルギーが基板に漏れにくいため共振器特性の性能が向上する。更に空隙部がアーチ状に形成出来るため、従来型より振動衝撃にも強くなり信頼性が向上する。

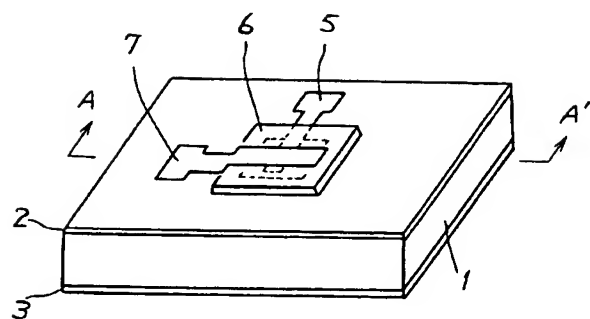
4. 図面の簡単な説明

第1図は従来の圧電薄膜共振器を示す斜視図、第2図は第1図の共振器のA-A'における断面図、第3図は本発明の一実施例に係る圧電薄膜共振器を示す斜視図、第4図は第3図の圧電薄膜共振器のB-B'における断面図である。

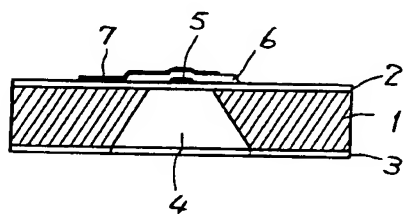
- | | |
|--------------|-----------------------------|
| 1…シリコン基板 | 2, 3, 12… SiO_2 薄膜 |
| 4…エッチングによる凹部 | |
| 5, 14…第1の電極 | 6, 15…圧電膜 |
| 7, 16…第2の電極 | 11…基板 |
| 13…空隙層 | |

代理人 弁理士 則近 憲佑 (ほか1名)

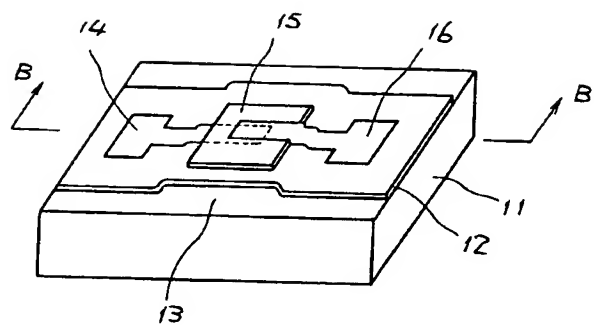
第 1 図



第 2 図



第 3 図



第 4 図

